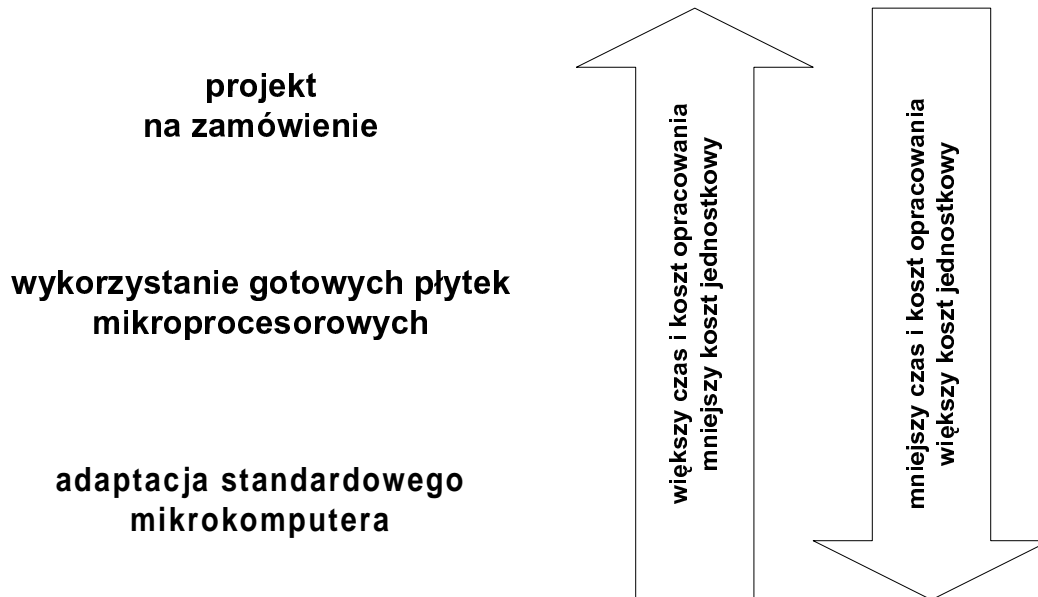


Modułowe systemy mikroprocesorowe



Standaryzowane elementy:

- Mechaniczne (kasety, płytki, złącza, ...);
- Elektryczne (zasilania, napięcia i prądy sygnałów...);
- Logiczne:
 - bloki (moduły) funkcjonalne,
 - sygnały,
 - protokoły komunikacji.

Historia standardu VMEbus

- Eurocard (Europa - standardy mechaniczne):
 - DIN 41612, IEC 603-2 (złącza),
 - IEEE-1101 (płytki drukowane),
 - DIN 41494, IEC 297-3 (kasety);
- VERSAbus (1979, Motorola, magistrala dla 68000);
- **VMEbus Revision A** (1981, Motorola Microsystems + Mostek + Signetics, *Versa Module Eurocard*);
- VMEbus Revision B (1982, IEC-821 bus, IEEE -P1014);
- VMEbus Revision C (1985, IEEE-P1014/D1.2);
- **VMEbus ANSI/IEEE-1014-87** (1987, VITA Technical Committee – *VMEbus International Trade Association*);
- VMEbus Revision D draft (1990, VITA);
- **VME64 ANSI/VITA 1-1994** (1994, VITA);
- VME64x (1997, VSO - *VITA Standards Organization*);
- VME320 (1997, Arizona Digital, Inc. (2eSST));

Własności magistrali VMEbus

Architektura	Master/slave	
Mechanizm transferu danych	Asynchroniczny	Bez centralnego zegara
Zakres adresowania	16-bit (short I/O) 24-bit (standard) 32-bit (extended) 64-bit (long)	Wybierany dynamicznie
Rozmiar danych	8, 16, 24, 32, 64	Wybierany dynamicznie
Nieparzyste adresowanie	Dostępne	Zgodność z popularnymi mikroprocesorami
Wykrywanie błędów	Dostępne	BERR* (opcja)
Szybkość transferu danych	40, 80, 160 MB/s (2eSST 500MB/s)	zależnie od typu cyklu blokowego
Przerwania	7 poziomów	Priorytetowy system przerwania
Wieloprocusorowość	1-21 procesorów	Elastyczny arbitraż magistrali
Diagnostyka systemu	Dostępna	SYSFAIL* (opcja)
Standard mechaniczny	Pojedyncza (3U) i podwójna (6U) wysokość	160×100, 160×233 mm, złącza DIN 603-2
Standardy międzynarodowe	Tak	IEC 821, IEEE 1101, IEEE 1014

Typy informacji w definicji standardu

Reguła (*Rule*) musi być przestrzegana dla zachowania zgodności ze standardem;

Zalecenie (*Recommendation*) ułatwia unikanie problemów i uzyskanie dużej wydajności systemu;

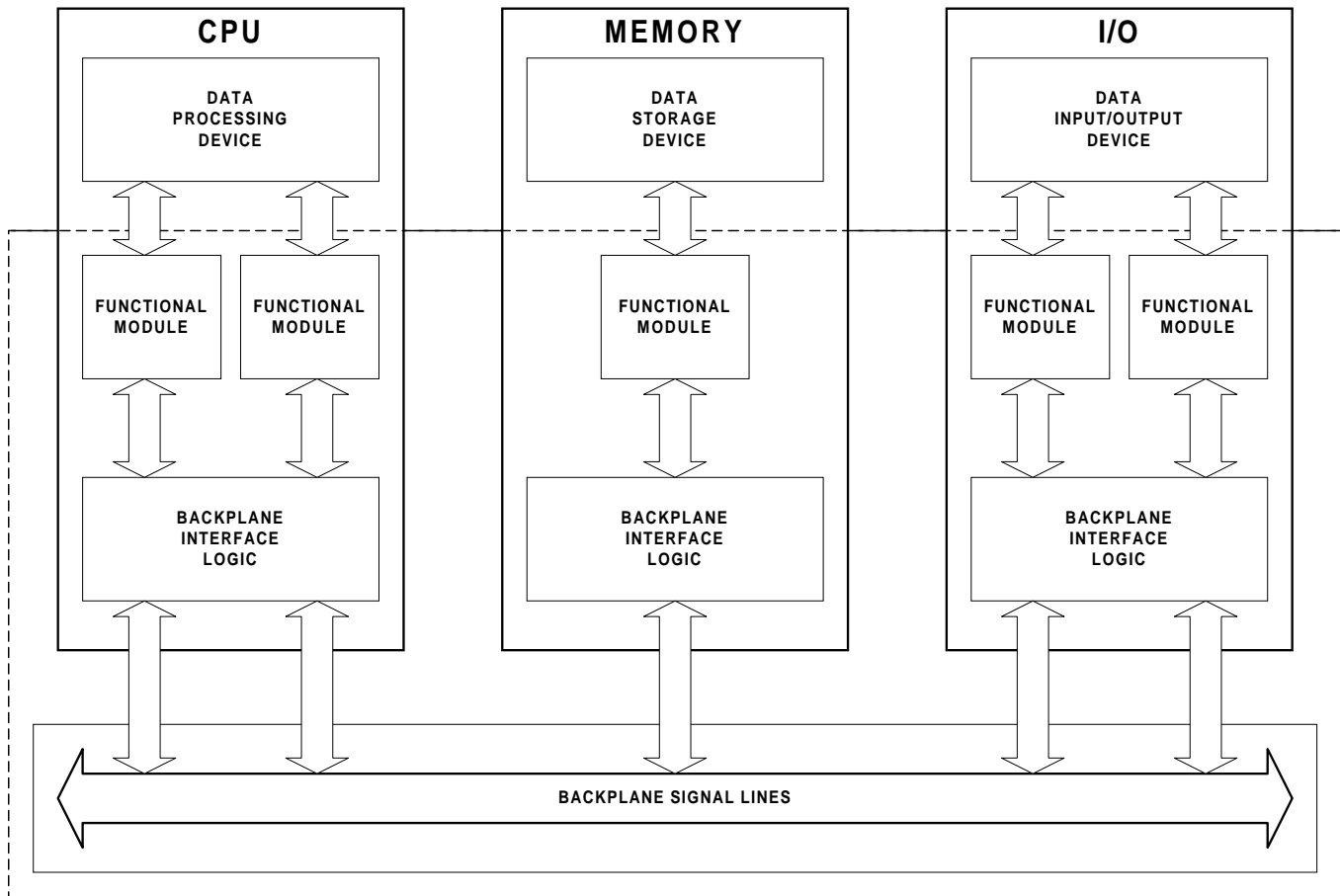
Propozycja (*Suggestion*) ma pomagać, ale jej przyjęcie nie jest istotne dla zachowania zgodności ze standardem;

Zezwolenie (*Permission*) ma upewnić projektanta, że opisane podejście nie jest błędne;

Uwaga (*Observation*) służy do podkreślenia wniosków z reguły, które mogłyby zostać przeoczone;

Mnemoniki są skrótami ułatwiającymi specyfikowanie opcji interfejsu (np. D08(EO):D16:RMW).

Elementy standardu VMEbus



Moduły funkcjonalne (*Functional Modules*):

- (System Clock Driver, Power Monitor, Bus Timer, Arbiter, IACK Daisy-chain Driver) = System Controller (*Slot 1*);
- Master, Slave, Location Monitor, Requester, Interrupter, Interrupt Handler.

DTB (*Data Transfer Bus*) - magistrala przekazywania danych

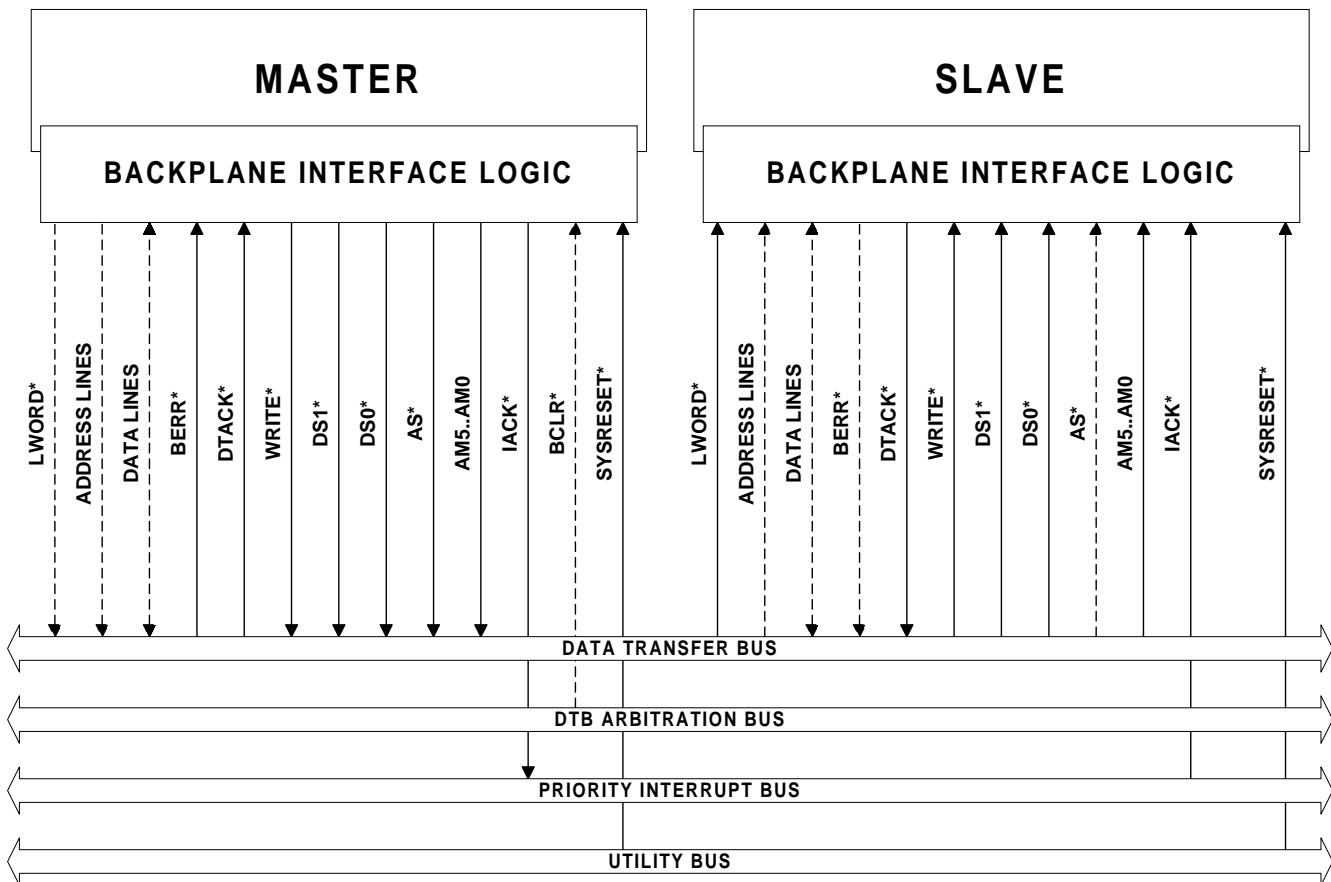
Opcje szerokości danych

Mnemonic	Bits	Lines	Notes
D08(O)	8	D07..D00	np. port 8-bitowy
D08(EO)	8	D07..D00 D15..D08	zawiera D08(O)
D16	16	D15..D00	zawiera D08(O), D08(EO)
D32	32	D31..D00	zawiera D08(O), D08(EO), D16
D64	64	D32..D00 A31..A01 LWORD*	zawiera D08(O), D08(EO), D16, D32

Opcje adresowania

Mnemonic	Address Type	AM5..AM0	Bits	Address Lines
A16	Short I/O	2D, 29	16	A15..A01
A24	Standard	38 – 3F	24	A23..A01
A32	Extended	08 – 0F	32	A31..A01
A64	Long	00 – 07	64	A31..A01 D31..D00
–	User defined	10 – 1F	–	–

Master – Slave



Mnemoniki:

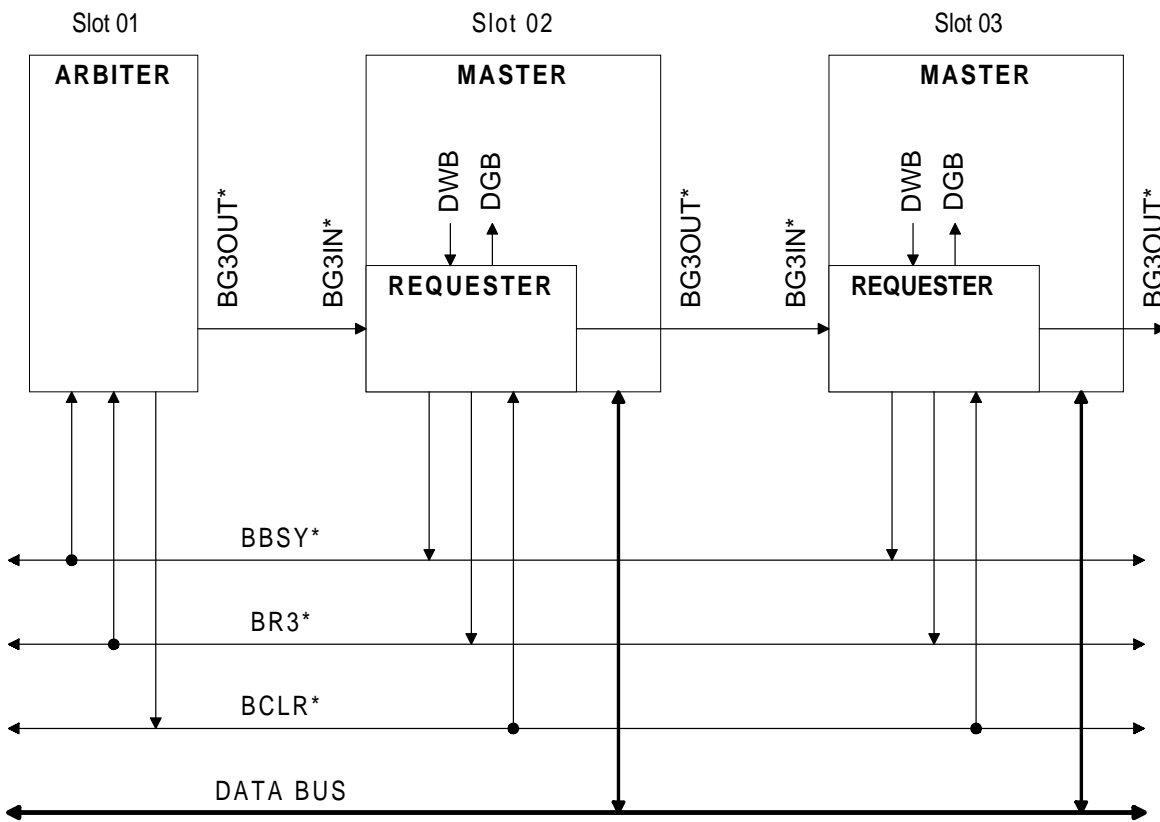
BLT - Block Transfer – licznik adresowy w Slave;

UAT - UnAligned Transfer – dopuszczalność nieparzystych adresów słów;

RMW - Read-Modify-Write – niepodzielny cykl dla systemów wielo-procesorowych;

ADO - Address Only – tylko adresy i AS*, bez strobów danych.

DTB Arbitration Bus



Mnemoniki dla *Requester-a*:

SGL - SinGle Level – tylko BR3*;

PRI - PRIority – BR3* - najwyższy, BR0* - najniższy;

RRS - Round-Robin Select – rotacja najwyższego priorytetu;

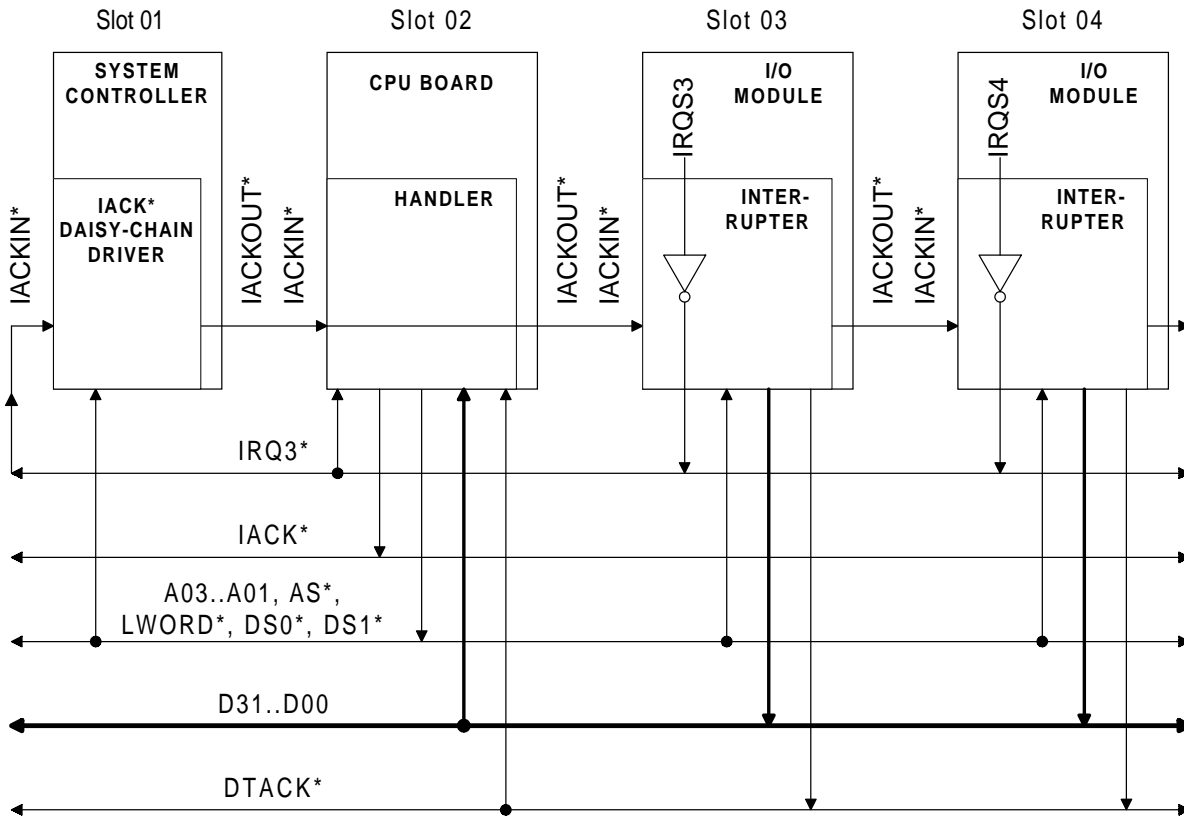
Mnemoniki dla Arbitra:

RWD - Release When Done – zwalnianie magistrali po cyklu dostępu;

ROR - Release On Request – zwalnianie magistrali tylko na żądanie;

FAIR – żądanie magistrali tylko wtedy, gdy inni ją zwolnili.

Priority Interrupt Bus



Mnemoniki dla *Interrupt Handler*-a:

IH(n) (IH(n-m)) - *Interrupt Handler* – obsługa przerwań poziomu n (lub poziomów od n do m).

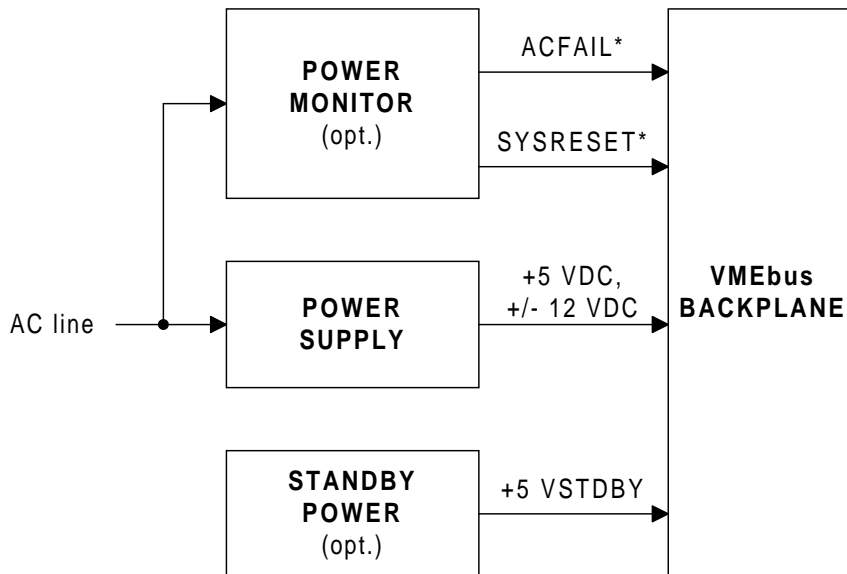
Mnemoniki dla *Interrupter*-a:

I(n) - *Interrupter* – zgłaszanie przerwań na poziomie n;

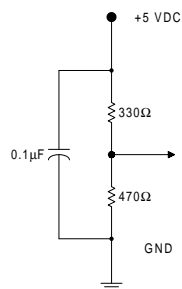
ROAK - *Release On Acknowledge* – zakończenie zgłoszenia przerwania po cyklu potwierdzenia przerwania;

RORA - *Release On Register Access* – zakończenie zgłoszenia przerwania po dostępie do rejestru *Slave*-a.

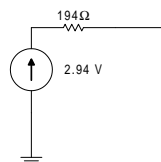
Zasilania i terminatory



	Napięcie		Prąd	
	min	max	J1	J1+J2
+5 VDC	4.875 V	5.25 V	4.5 A	9.0 A
+12 VDC	11.64 V	12.6 V	1.5 A	1.5 A
-12 VDC	-11.64 V	-12.6 V	1.5 A	1.5 A
+5 VSTDBY	4.875 V	5.25 V	1.5 A	1.5 A
GND	—	—	10.5 A	16.5 A

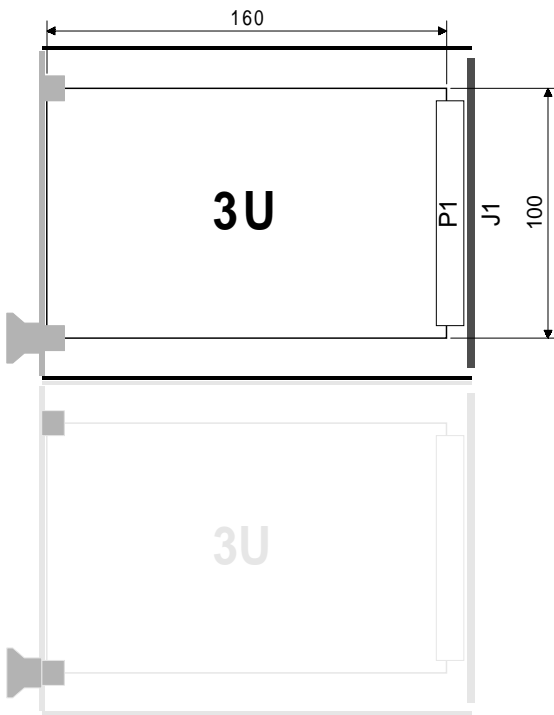


Terminator pasywny

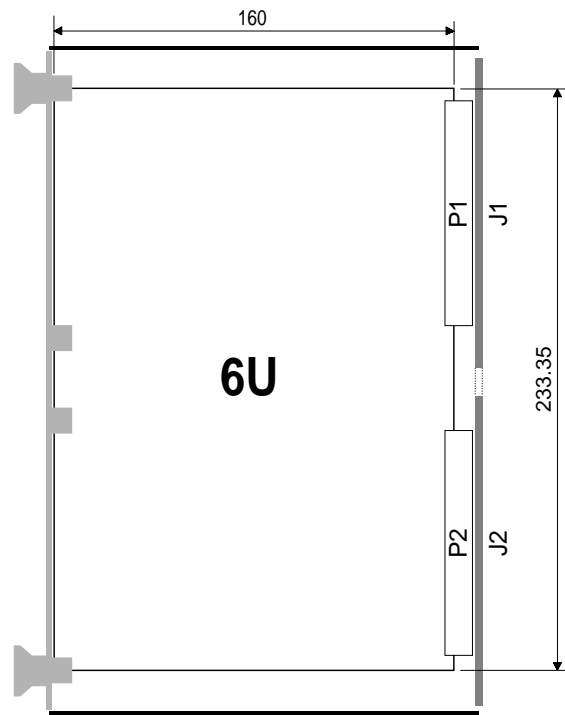


Układ zastępczy

Standard Eurocard



single-height



double-height

$$U = 1.75'' = 44.45mm$$

$$TE = 0.2'' = 5.08mm$$

$$1slot = 4TE = 20.32mm$$

Złącza J1/P1 i J2/P2

pin	J1/P1			J2/P2		
	A	B	C	A	B	C
1	D00	BBSY*	D08	–	+5 VDC	–
2	D01	BCLR*	D09	–	GND	–
3	D02	ACFAIL*	D10	–	res.	–
4	D03	BG0IN*	D11	–	A24	–
5	D04	BG0OUT*	D12	–	A25	–
6	D05	BG1IN*	D13	–	A26	–
7	D06	BG1OUT*	D14	–	A27	–
8	D07	BG2IN*	D15	–	A28	–
9	GND	BG2OUT*	GND	–	A29	–
10	SYSCLK	BG3IN*	SYSFAIL*	–	A30	–
11	GND	BG3OUT*	BERR*	–	A31	–
12	DS1*	BR0*	SYSRESET*	–	GND	–
13	DS0*	BR1*	LWORD*	–	+5 VDC	–
14	WRITE*	BR2*	AM5	–	D16	–
15	GND	BR3*	A23	–	D17	–
16	DTACK*	AM0	A22	–	D18	–
17	GND	AM1	A21	–	D19	–
18	AS*	AM2	A20	–	D20	–
19	GND	AM3	A19	–	D21	–
20	IACK*	GND	A18	–	D22	–
21	IACKIN*	res.	A17	–	D23	–
22	IACKOUT*	res.	A16	–	GND	–
23	AM4	GND	A15	–	D24	–
24	A07	IRQ7*	A14	–	D25	–
25	A06	IRQ6*	A13	–	D26	–
26	A05	IRQ5*	A12	–	D27	–
27	A04	IRQ4*	A11	–	D28	–
28	A03	IRQ3*	A10	–	D29	–
29	A02	IRQ2*	A09	–	D30	–
30	A01	IRQ1*	A08	–	D31	–
31	-12 VDC	+5 VSTDBY	+12 VDC	–	GND	–
32	+5 VDC	+5 VDC	+5 VDC	–	+5 VDC	–