

Na prawach rękopisu

INSTYTUT CYBERNETYKI TECHNICZNEJ  
POLITECHNIKI WROCŁAWSKIEJ  
Raport serii SPR nr 7/2004

**Moduł z mikrokontrolerem  
MC68332**

Marek Wnuk

Słowa kluczowe: mikrokontroler, płytką drukowaną, system uruchomieniowy, oprogramowanie skróśne.

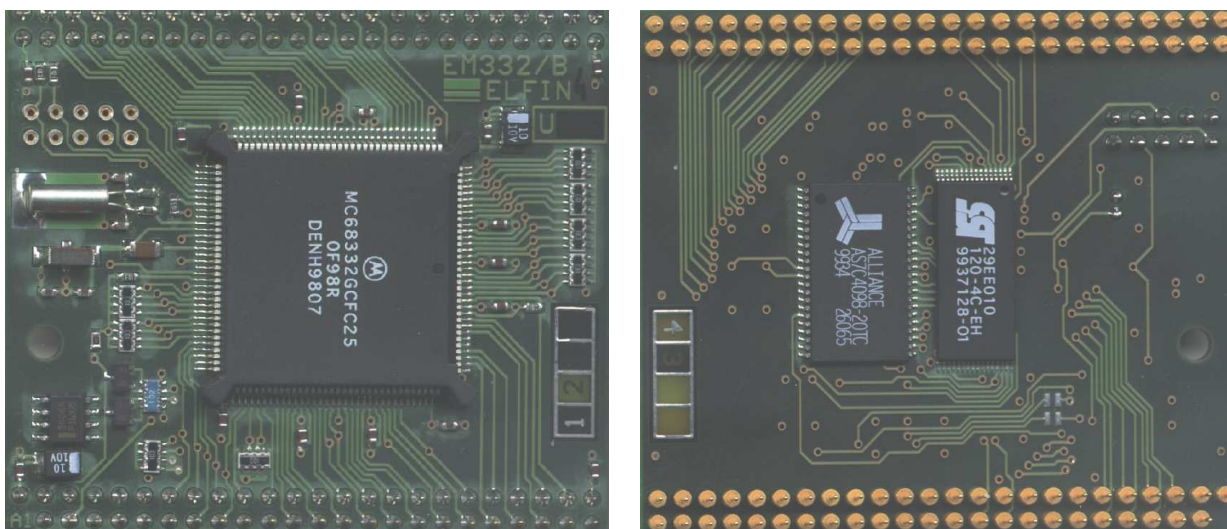
Wrocław 2004

## **Spis treści**

<b>1</b>	<b>Wstęp</b>	<b>2</b>
<b>2</b>	<b>Własności mikrokontrolera MC68332</b>	<b>2</b>
<b>3</b>	<b>Schemat i montaż</b>	<b>5</b>
<b>4</b>	<b>Złącza i sygnały</b>	<b>9</b>
<b>5</b>	<b>Uruchamianie sprzętu</b>	<b>9</b>
<b>6</b>	<b>Dokumentacje i oprogramowanie pomocnicze</b>	<b>9</b>
	<b>Bibliografia</b>	<b>11</b>

# 1 Wstęp

Opisywany moduł zawiera 32-bitowy mikrokontroler MC68332 firmy Motorola, pamięci RAM i FLASH oraz minimalny zestaw elementów towarzyszących (rezonator kwarcowy, zworki do wyboru trybu pracy, złącze BDM, rezystory wymuszające pożądany stan logiczny wybranych sygnałów i kondensatory blokujące zasilanie). Wszystkie sygnały mikrokontrolera są wyprowadzone na złącza w standardowym rozstawie (0.1 “), co umożliwia dołączenie zewnętrznych rozszerzeń również przy użyciu uniwersalnej płytki drukowanej. Ma to szczególne znaczenie przy projektach badawczych i dydaktycznych, do których płytka jest przeznaczona. Widok modułu przedstawiono na rys. 1.

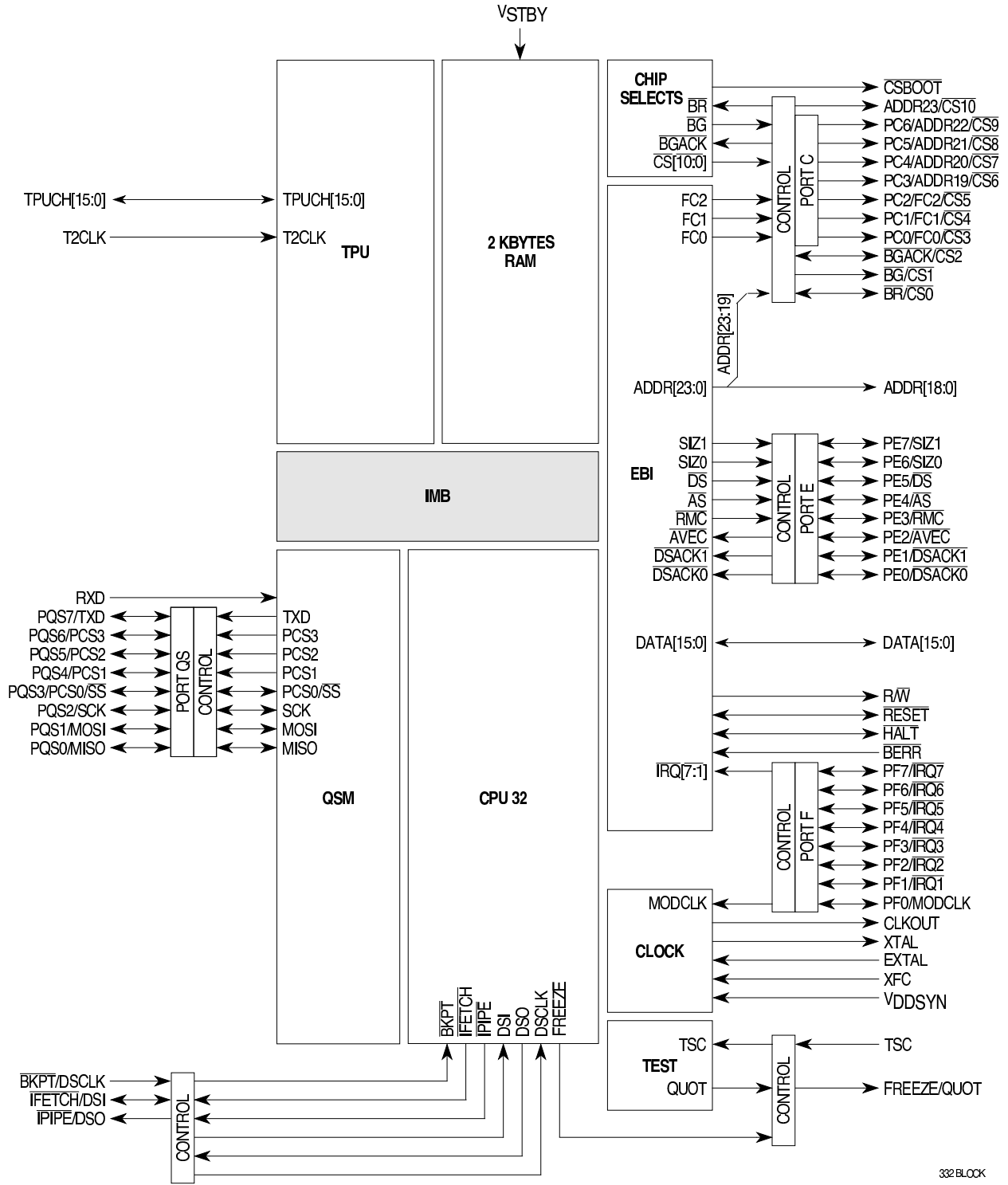


Rysunek 1: Wygląd zmontowanej płytki

## 2 Własności mikrokontrolera MC68332

Rodzina M683xx mikrokontrolerów firmy Motorola jest oparta na bardzo rozpowszechnionej rodzinie 16/32-bitowych mikroprocesorów M68K. Mikrokontrolery M683xx zostały wyposażone w 32-bitową jednostkę centralną (CPU32) opartą na procesorze 68020 oraz w zestaw układów wejścia/wyjścia (porty równoległe i szeregowe). Niemal ortogonalna architektura, bogata lista instrukcji i rozbudowane tryby adresowania czynią z CPU32 idealną jednostką do programowania w językach wyższego rzędu. Z urządzeń peryferyjnych na szczególną uwagę zasługuje programowalny timer (TPU - Time Processor Unit), który zawiera własny procesor i pozwala odciążyć CPU32 od częstych, powtarzalnych operacji związanych z funkcjami czasowo-licznikowymi. Funkcje TPU mogą być programowane przez użytkownika w mikrokodzie i wprowadzane do wbudowanej pamięci RAM na miejsce fabrycznie przygotowanych funkcji czasowych. Inne ułatwienie to kolejkowany interfejs synchroniczny urządzeń zewnętrznych (QSPI – Queued Serial Peripheral Interface). Zasoby pamięciowe mikrokontrolera są skromne (2kB RAM przeznaczony dla TPU), ale wbudowany blok programowalnych dekodów adresowych (Chip Selects) umożliwia bezpośrednie przyłączenie standardowych pamięci RAM i FLASH bez używania jakichkolwiek układów dodatkowych. Wszystkie funkcje mikrokontrolera są w szerokim zakresie programowalne, zapewniając wielką elastyczność i, w rezultacie, łatwość dopasowywania konfiguracji do potrzeb. Bardzo ważną zaletą rodziny M683xx jest

wbudowany emulator z interfejsem BDM (*Background Debug Mode*), który pozwala uruchamiać, testować i modyfikować oprogramowanie bezpośrednio na systemie docelowym.



Rysunek 2: Struktura i zasoby MC68332

Rodzina M683xx jest skonstruowana modułowo. W różnych mikrokontrolerach występują takie same

bloki konstrukcyjne (moduły), co przyczynia się do standaryzacji obsługi i ułatwia przenoszenie oprogramowania. Podstawowe moduły zastosowanej wersji mikrokontrolera to:

- moduł integracji systemu (SIM - *System Integration Module*) [3]:
  - obsługa zewnętrznej magistrali,
  - programowalne dekodery adresowe (*Chip Selects*),
  - logika ochrony systemu (watchdog, monitor zegara i monitor magistrali),
  - zegar systemowy oparty na rezonatorze kwarcowym 32768Hz,
  - moduł testowo-uruchomieniowy (m. in. BDM - *Background Debug Mode*),
- jednostka centralna (CPU32) [1]:
  - zgodność z rodziną M68K,
  - nowe instrukcje przeznaczone do zastosowań w sterownikach,
  - architektura 32-bitowa,
  - implementacja pamięci wirtualnej,
  - pętlowy tryb wykonywania instrukcji,
  - instrukcje interpolacji liniowej,
  - sprawna obsługa zdarzeń specjalnych (*Exception Handling*),
  - śledzenie zmian przepływu programu (*Trace on Change of Flow*),
  - sprzętowa pułapka w trybie BDM,
  - w pełni statyczna praca,
- procesor czasowy (TPU - *Time Processor Unit*) [8]:
  - własna jednostka mikroprogramowalna, niezależna od CPU32,
  - 16 niezależnych, jednakowych, programowalnych kanałów (1 wyprowadzenie na kanał),
  - możliwość uruchomienia dowolnej funkcji [7] w każdym kanale,
  - dwa liczniki podstawy czasu o oddzielnych, programowalnych dzielnikach częstotliwości,
  - wybór priorytetów obsługi kanałów,
- moduł transmisji szeregowych (QSM - *Queued Serial Module*) [2]:
  - układ transmisji asynchronicznej (SCI - *Serial Communication Interface*) z generatorem prędkości transmisji i kontrolą parzystości,
  - kolejkowy interfejs szeregowy dla urządzeń zewnętrznych (QSPI - *Queued Serial Peripheral Interface*) z możliwością ustawienia do 16 automatycznych przesłań (8 do 16 bitów na przesłanie),
- pamięć RAM do emulacji mikrokodu TPU (TPURAM):
  - 2kB pamięci statycznej o szybkim dostępie,
  - możliwość wykorzystania pamięci dla CPU32 lub dla TPU.

Strukturę i zasoby mikrokontrolera MC68332 [5] przedstawiono na rys. 2. Większość wyprowadzeń ma więcej niż jedną funkcję. Wybór funkcji odbywa się przez przeprogramowywanie rejestrów konfiguracyjnych, których początkową zawartość można ustalić przez wymuszenie określonego stanu linii danych w chwili restartu procesora [3].

### 3 Schemat i montaż

Schemat modułu przedstawiono na rys. 3 i rys. 4, a sposób montażu na płytce drukowanej na rys. 5.<sup>1</sup> Zestawienie elementów zawiera tab. 1. Na płytce zamontowano: mikrokontroler MC68332 w obudowie QFP132 (U3). Rezonator kwarcowy 32768kHz (X1) pracuje w układzie mnożenia częstotliwości z pętlą fazową (wykorzystano w niej filtr E1). Zegar startuje z częstotliwością ok. 8MHz, którą można programowo zmieniać w zakresie do 25MHz.

liczba	wartość	obudowa	oznaczenie na schemacie
rezystory			
1	1k	CAT16	RN4
1	1k	0603	R4
8	10k	CAT16	RN1, RN2, RN3, RN5, RN6, RN7, RN8, RN9
5	10k	0603	R1, R2, R3, R5, R8
1	220k	0603	R7
1	6,8M	0603	R6
kondensatory			
2	22p	0603	C6, C7
17	100n	0603	C1, C2, C3, C5, C10, C11, C12, C13, C14, C15, C16, C17, C18, C19, C20, C22, C23
1	100n	1206	C9
2	10u/6,3V	3216	C4, C21
filtry			
1	ACF451832-333-T	ACF451832	E1
rezonatory			
1	32768Hz		X1
układy scalone			
1	AS7C4098	44TSOP2	U4
2	BAV70	SOT23	D1, D2
1	MC34064D-5	SO8	U1
1	MC68332ACFC20	QFP132	U3
1	SST29EE010A	TSOP	U2

Tablica 1: Zestawienie elementów modułu EM332

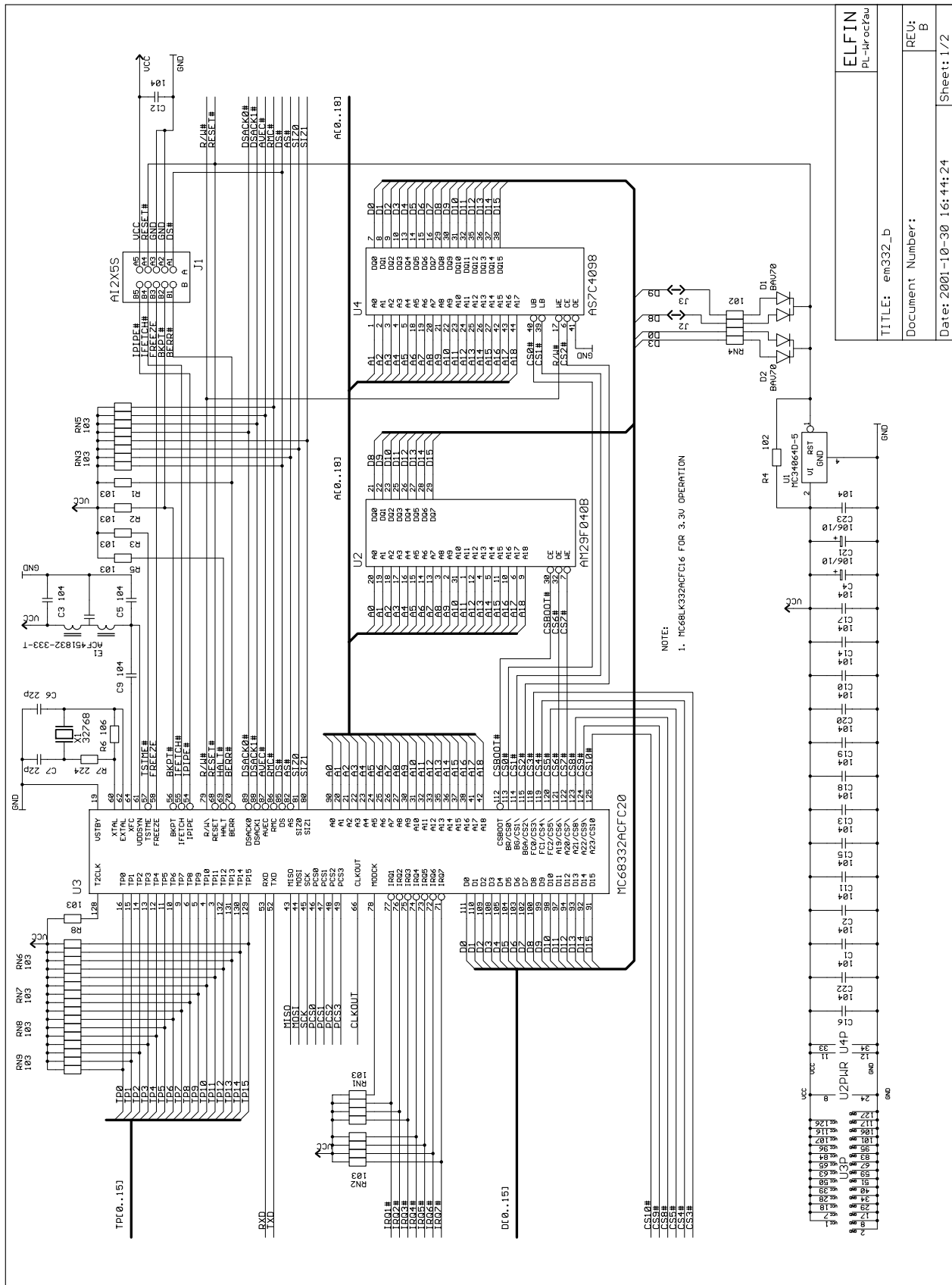
Rezystory wymuszające stan wysoki linii danych i niektórych linii sterujących zapewniają stabilną pracę układu i start z domyślnymi ustawieniami. Diody D1 i D2 pozwalają wymusić na wybranych liniach danych stan niski w chwili restartu. Linia D0 decyduje o szerokości magistrali pamięci FLASH dołączonej do dekodera adresowego CSBOOT (8 bitów). D3 zapewnia, że CS6/ADDR19 jest linią adresową (stan niski na tej linii jest niezbędny do wybrania pamięci FLASH w chwili startu systemu). Opcjonalnie (zworki J2 i J3 na dolnej stronie płytki) linie D8 i D9 włączają portE i portF w tryb we/wy.

Układ U1 (MC34064D-5) nadzoruje napięcie zasilające moduł i dostarcza sygnał restartu w chwili pojawiania się lub zaniku zasilania.<sup>2</sup>

Na dolnej stronie płytki są zamontowane pamięci: RAM (U4) i FLASH (U2). Pamięć RAM jest 16-bitowa, o pojemności od 256 do 1024 kB (np. AS7C4098). Do wybierania pamięci RAM (CE) wykorzystano CS2, górny i dolny bajt są wybierane przez, odpowiednio, CS0 i CS1. Pamięć FLASH (najlepiej bez *Boot Sektor-a*) jest 8-bitowa o pojemności od 128 do 512 kB (np. 29F040B). Dostęp przez 8-bitowy port wymaga, by dane były podłączone do górnej połowy magistrali i by linia D0

<sup>1</sup>Projekt płytki drukowanej udostępniła firma ELFIN, Wrocław.

<sup>2</sup>Ze względu na stabilną pracę wbudowanego w 68332 układu restartu, w mniej wymagających zastosowaniach można z U1 zrezygnować.



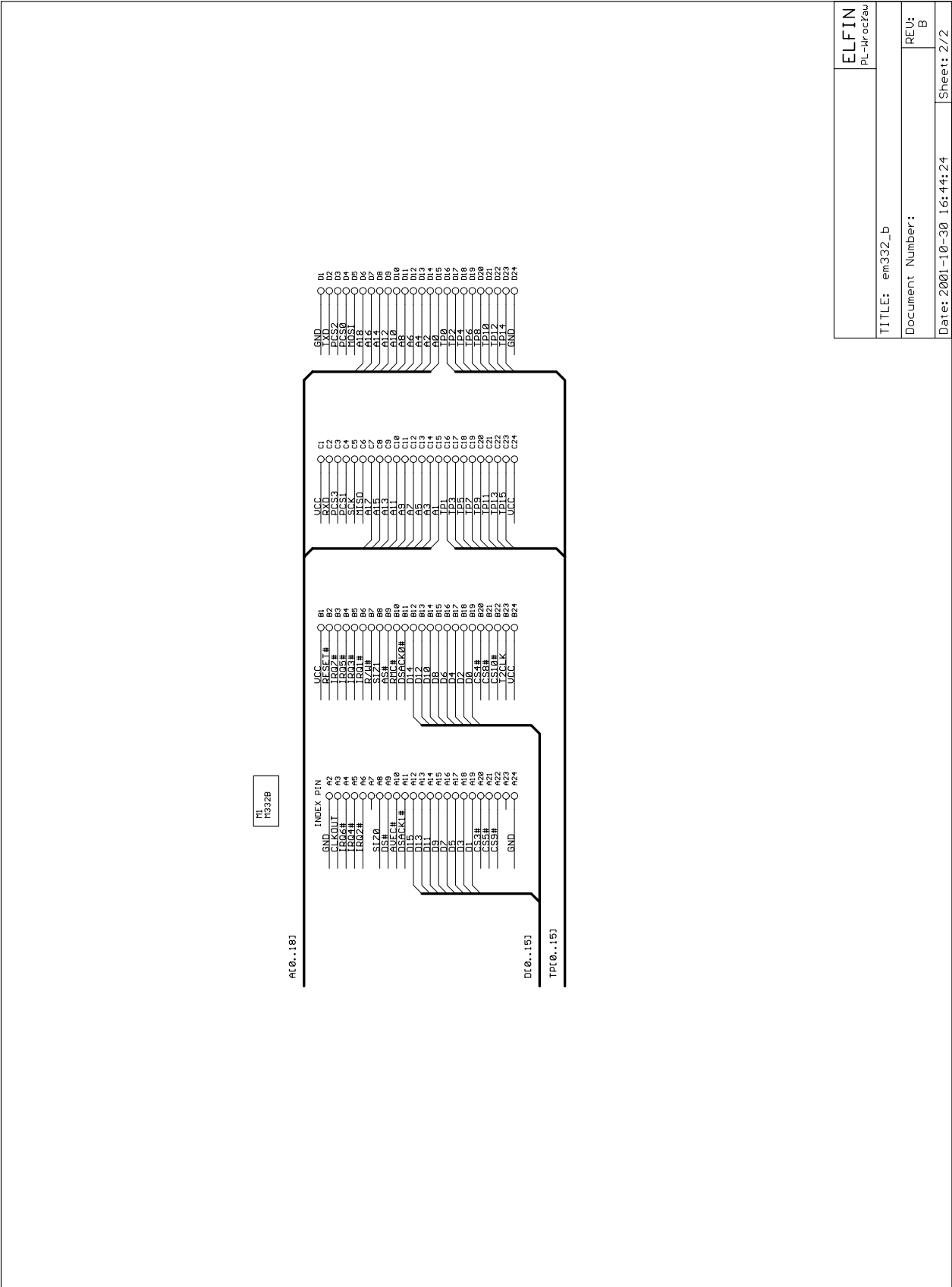
ELFIN  
PL-hr-ocfau

TITLE: em332\_b

Document Number:  
REU:  
B

Date: 2001-10-30 16:44:24  
Sheet: 1/2

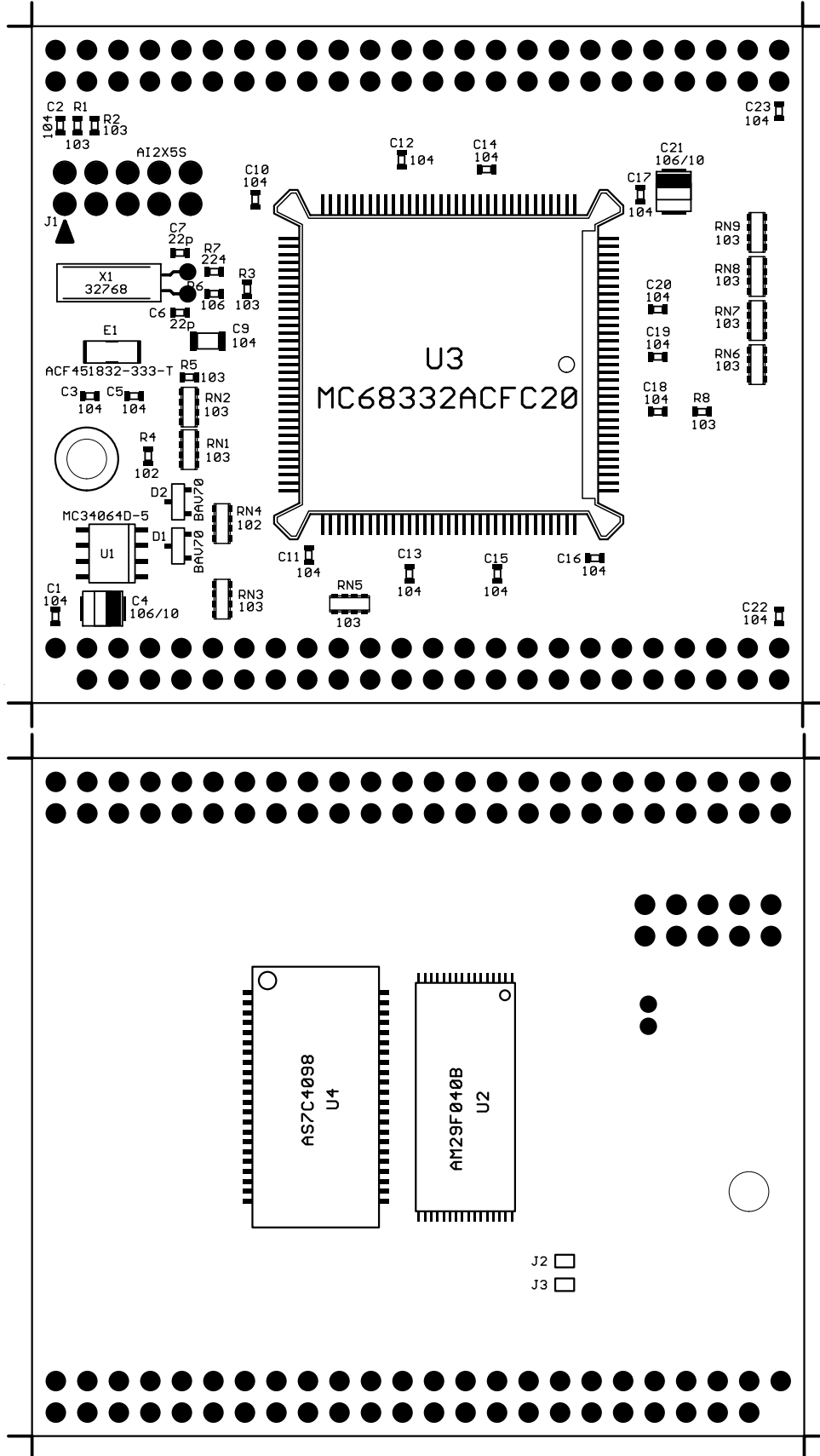
Rysunek 3: Schemat układu (1)



ELFIN PL-kr oc/fau	
TITLE: em332_b	REU: B
Document Number:	Sheet: 2/2
Date: 2001-10-30 16:44:24	

Rysunek 4: Schemat układu (2)





Rysunek 5: Montaż elementów na płycie

była w stanie niskim w chwili restartu. Wybór pamięci zapewnia CSBOOT (jedyne aktywny spośród sygnałów wyboru przy restarcie) przyłączony do CE. Otwieranie wyjść zapewnia CS6 (jest w stanie niskim, dzięki ustawieniu przy restarcie jako ADDR19), a zapis (WE) realizuje CS7. Pozostałe programowalne dekodery adresowe (CS[3-5], CS[8-10]) są wyprowadzone na złącza modułu.

DS	1	2	BERR
GND	3	4	BKPT/DSCLK
GND	5	6	FREEZE
RESET	7	8	IFETCH/DSI
VDD	9	10	IPIPE/DSO

Tablica 2: Złącze BDM modułu EM332

Umieszczone na module 10-stykowe złącze BDM (*Background Debug Mode*) jest przeznaczone do komunikowania się komputera nadrzędnego z wbudowanym emulatorem w trybie uruchamiania układu i oprogramowania. Sygnały na złączu BDM opisano w tab. 2.

## 4 Złącza i sygnały

Sygnały mikrokontrolera wyprowadzono na dwa dwurzędowe złącza (L, P) zawierające po 48 styków. Użycie listew wtykowych SLP zamontowanych od spodniej strony płytki pozwala włączyć moduł do odpowiednich gniazd zamontowanych na innej płytce urządzenia.

Możliwe jest również użycie dwurzędowych listew stykowych zamontowanych od wierzchniej strony płytki w celu dokonania połączeń zewnętrznych przewodem taśmowym.

Rozmieszczenie sygnałów na złączach L i P podano w tab. 3, a ich opis w tab. 4.

## 5 Uruchamianie sprzętu

Zarówno sprzęt, jak i oprogramowanie najwygodniej jest uruchamiać przy pomocy złącza BDM. W tym celu niezbędne jest posiadanie odpowiedniego interfejsu (np. ICD - *In-Circuit Debugger* [10]) pozwalającego na współpracę oprogramowania uruchomieniowego zainstalowanego na komputerze nadrzędnym z wbudowanym w mikrokontrolerze emulatorem. Dostępne są zarówno darmowe, jak i komercyjne wersje takiego oprogramowania. Informacje o nich można znaleźć na stronie <www.mot.com>.

**UWAGA:** w celu połączenia portu szeregowego SCI opisywanego modułu z komputerem nadrzędnym wyposażonym w port szeregowy RS232C należy użyć układu translacji napięć z TTL do RS232C (np. MAX232 [9]).

## 6 Dokumentacje i oprogramowanie pomocnicze

Dokumentacje mikrokontrolera MC68332, poszczególnych jego modułów oraz całej rodziny M683xx są dostępne na serwerze firmy Motorola (<www.mot.com>). Na lokalnym serwerze Laboratorium Robotyki ICT PWr. (<rab.ict.pwr.wroc.pl>) są dostępne ich kopie zamieszczone za zgodą Motorola Polska, jak również wybrane narzędzia programistyczne i przykłady zastosowań.

Oprogramowanie dla CPU32 przygotowuje się najczęściej w języku C/C++. Możliwe jest również wykorzystanie języka asemblera [4]. Dostępne są proste skrośne asemblery dla środowiska DOS i

złącze L				złącze P			
	–	B1	VCC	VCC	C1	D1	GND
GND	A2	B2	RESET	RxD	C2	D2	TxD/PQS7
CLKOUT	A3	B3	IRQ7/PF7	PCS3/PQS6	C3	D3	PCS2/PQS5
IRQ6/PF6	A4	B4	IRQ5/PF5	PCS1/PQS4	C4	D4	PCS0/PQS3
IRQ4/PF4	A5	B5	IRQ3/PF3	SCK/PQS2	C5	D5	MOSI/PQS1
IRQ2/PF2	A6	B6	IRQ1/PF1	MISO/PQS0	C6	D6	A18
–	A7	B7	RW	A17	C7	D7	A16
SIZ0/PE6	A8	B8	SIZ1/PE7	A15	C8	D8	A14
DS/PE5	A9	B9	AS/PE4	A13	C9	D9	A12
AVEC/PE2	A10	B10	RMC/PE3	A11	C10	D10	A10
DSACK1/PE1	A11	B11	DSACK0/PE0	A9	C11	D11	A8
D15	A12	B12	D14	A7	C12	D12	A6
D13	A13	B13	D12	A5	C13	D13	A4
D11	A14	B14	D10	A3	C14	D14	A2
D9	A15	B15	D8	A1	C15	D15	A0
D7	A16	B16	D6	TP1	C16	D16	TP0
D5	A17	B17	D4	TP3	C17	D17	TP2
D3	A18	B18	D2	TP5	C18	D18	TP4
D1	A19	B19	D0	TP7	C19	D19	TP6
CS3/PC0/FC0	A20	B20	CS4/PC1/FC1	TP9	C20	D20	TP8
CS5/PC2/FC2	A21	B21	CS8/PC5	TP11	C21	D21	TP10
CS9/PC6	A22	B22	CS10	TP13	C22	D22	TP12
–	A23	B23	T2CLK	TP15	C23	D23	TP14
GND	A24	B24	VCC	VCC	C24	D24	GND

Tablica 3: Złącza modułu EM332

sygnał	typ	opis
RxD	I	dane odbierane SCI
TxD/PQS7	IO	dane nadawane SCI
PCS[3:0]/PQS[6:3]	IO	wybór urządzenia QSPI
SCK/PQS2	IO	zegar QSPI
MOSI/PQS1	IO	we/wy danych QSPI ( <i>Master Out Slave In</i> )
MISO/PQS0	IO	we/wy danych QSPI ( <i>Master In Slave Out</i> )
TP[15:0]	IO	sygnały kanałów TPU
T2CLK	I	wejście zegara zewnętrznego TPU
IRQ[7:1]/PF[7:1]	IO	wejścia przerw
RESET	IO	restart
CLKOUT	O	wyjście zegara systemowego
RW	O	kierunek magistrali danych
SIZ[1:0]/PE[7:6]	IO	ilość bajtów danych
DS/PE5	IO	strob danych
AS/PE4	IO	strob adresowy
RMC/PE3	IO	niepodzielny cykl odczyt-modyfikacja-zapis
AVEC/PE2	IO	żądanie autowektorowej obsługi przerwania
DSACK[1:0]/PE[1:0]	IO	potwierdzenie przesłania i rozmiaru danych
CS[3:5]/PC[0:2]/FC[0:2]	O	dekodery adresowe lub kod cyklu maszynowego
CS[8:9]/PC[5:6]	O	dekodery adresowe
CS10	O	dekoder adresowy
ADDR[18:0]	O	magistrala adresowa
D[15:0]	IO	magistrala danych

Tablica 4: Sygnały modułu EM332

Windows, zarówno darmowe (<[www.mot.com](http://www.mot.com)>), jak i komercyjne. Przykładem zintegrowanego środowiska dla Windows, obejmującego edytor, assembler i program komunikacyjny jest IASM32 firmy P&E (<[www.pemicro.com](http://www.pemicro.com)>)

Bardziej rozbudowane środowiska, obejmujące również kompilatory C/C++ to pakiety darmowe (GNU) i komercyjne (np. nieistniejącej już firmy HIWARE). Odwołania do stron WWW zawierających informacje o takich pakietach można znaleźć na stronie <[rab.ict.pwr.wroc.pl](http://rab.ict.pwr.wroc.pl)>.

## Literatura

- [1] *CPU32 Central Processor Unit Reference Manual*, CPU32RM/AD Rev. 1, Motorola Inc., 1990.
- [2] *QSM Queued Serial Module Reference Manual*, QSMRM/AD, Motorola Inc., 1991.
- [3] *SIM System Integration Module Reference Manual*, SIMRM/AD, Motorola Inc., 1992.
- [4] *M68000 Family Programmer's Reference Manual*, M68000PM/AD Rev. 1, Motorola Inc., 1992.
- [5] *MC68332 User's Manual*, MC68332UM/AD Rev. 1, Motorola Inc., 1993.
- [6] *Time Processor Unit Macro Assembler (TPUMASM) Reference Manual*, Motorola Inc., 1994.
- [7] *TPU Literature Package*, Motorola Inc.
- [8] *TPU Time Processor Unit Reference Manual*, TPURM/AD Rev. 3, Motorola Inc., 1996.
- [9] *+5V Powered, Multichannel RS232 Drivers/Receivers*, MAX220-MAX249 Rev. 9, Maxim Integrated Products, 2000.
- [10] Wnuk M., *ICD - Interfejs BDM dla CPU32*, Raport ICT serii SPR, nr 8/2004, Wrocław 2004.

dr inż. Marek Wnuk  
Instytut Cybernetyki Technicznej  
Politechniki Wrocławskiej  
ul. Janiszewskiego 11/17  
50-372 Wrocław

Niniejszy raport otrzymują:

- 1. OINT ..... - 1 egz.
- 2. Zleceniodawca ..... - 1 egz.
- 2. Autor ..... - 2 egz.

Razem : 4 egz.

Raport wpłynął do redakcji I-6  
w maju 2004 roku.